

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Dialog Search for English Abstract on Japanese Patent:

?e pn=jp 9283857

S5 1 PN="JP 9283857"
DIALOG(R)File 351:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.

011608314 **Image available**
WPI Acc No: 1998-025442/199803
XRAM Acc No: C98-009099
XRPX Acc No: N98-019983

Semiconductor device e.g. semiconductor laser, LED manufacturing method - involves using organic nitrogen compounds AsH₃ as raw material corresponding to nitrogen/arsenic during clad layer formation and predetermined temperature/pressure is maintained in reactor

Patent Assignee: RICOH KK (RICO)

Inventor: SATO S

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP09283857	A	19971031	96JP-0114177	A	19960411	199803 B
US-5904549	A	19990518	97US-0834959	A	19970407	199927

Priority Applications (No Type Date): 96JP-0114177 A 19960411

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP09283857	A	9	H01S-003/18	
US-5904549	A		H01L-021/30	

Abstract (Basic): JP 9283857 A

The method involves forming a III-V group N type AlGaAs clad layer (42) on an N type GaAs substrate (41) by MOCVD process. The organic nitrogen compound and AsH₃ are used as raw materials corresponding to nitrogen and arsenic during the clad layer formation.

The pressure and the reactor during the clad layer formation using AsH₃ is more than 2Pa or more. The temperature of the substrate inside the reactor is maintained more than 550degC.

ADVANTAGE - Enables to manufacture highly efficient Vth group's light emitting device. Enables to manufacture laser which neither uses APC nor electronic cooler.

Dwg.7/8

Title Terms: SEMICONDUCTOR; DEVICE; SEMICONDUCTOR; LASER; LED; MANUFACTURE; METHOD; ORGANIC; NITROGEN; COMPOUND; RAW; MATERIAL; CORRESPOND; NITROGEN; ARSENIC; CLAD; LAYER; FORMATION; PREDETERMINED; TEMPERATURE; PRESSURE; MAINTAIN; REACTOR

Derwent Class: L03; U11; U12; V08

International Patent Class (Main): H01L-021/30; H01S-003/18

International Patent Class (Additional): H01L-021/205; H01L-033/00

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L04-A02A; L04-A02D; L04-C01B; L04-E03

Manual Codes (EPI/S-X): U11-C01B; U11-C01J3A; U12-A01A1A; U12-A01A2;

U12-A01B2; U12-A01B6; V08-A01D; V08-A04A

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09283857 A**

(43) Date of publication of application: **31.10.97**

(51) Int. Cl.

H01S 3/18
H01L 21/205
H01L 33/00

(21) Application number: **08114177**

(71) Applicant: **RICOH CO LTD**

(22) Date of filing: **11.04.96**

(72) Inventor: **SATO SHUNICHI**

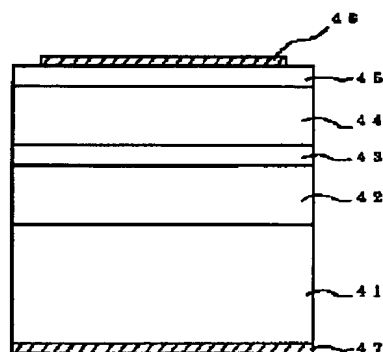
**(54) SEMICONDUCTOR MANUFACTURING METHOD
AND SEMICONDUCTOR ELEMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To form a high-quality III-V mixed crystal semiconductor having a larger N compsn., without increasing the hole concn, of the V group element.

SOLUTION: A semiconductor manufacturing method for forming at least a III-V mixed crystal semiconductor layer composed of a plurality of V group elements, including N and As on a specified semiconductor substrate 41 comprises steps crystal-growing this semiconductor layer on the substrate being heated at 550°C or more by the org. metal chemical vapor deposition (MOCVD) method using an org. nitrogen compd. for the N source and AsH₃ for the As source while the AsH₃ partial pressure in a reaction furnace is 2Pa or more.

COPYRIGHT: (C)1997,JPO



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-283857

(43)公開日 平成9年(1997)10月31日

(51)IntCl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18			H 0 1 S 3/18	
H 0 1 L 21/205			H 0 1 L 21/205	
33/00			33/00	C

審査請求 未請求 請求項の数6 F D (全 9 頁)

(21)出願番号 特願平8-114177

(22)出願日 平成8年(1996)4月11日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 佐藤 俊一

東京都大田区中馬込1丁目3番6号 株式
会社リコー内

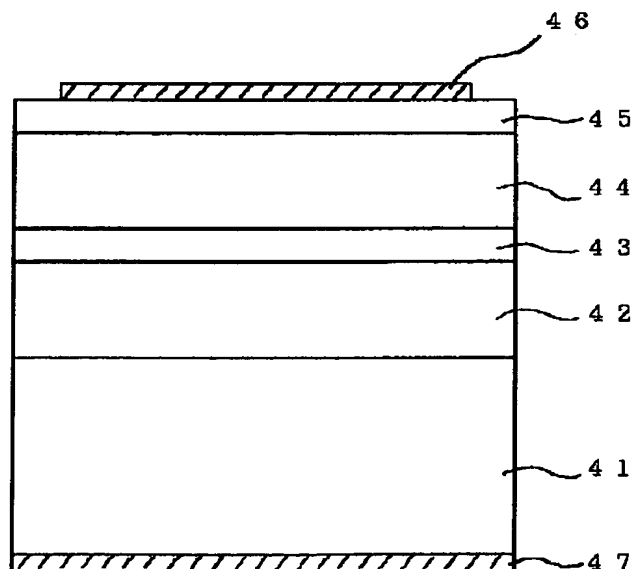
(74)代理人 弁理士 植本 雅治

(54)【発明の名称】 半導体の製造方法及び半導体素子

(57)【要約】

【課題】 V族の空孔濃度を高くすることなく、大きなN組成のIII-V族混晶半導体の高品質に形成することを可能にする。

【解決手段】 所定の半導体基板41上にNとAsを同時に含んだ複数のV族元素からなる少なくとも一層のII-V族混晶半導体層を形成する半導体の製造方法において、前記III-V族混晶半導体層を、Nの原料として有機系窒素化合物を用い、Asの原料にAsH₃を用い、反応炉中のAsH₃分圧を2Pa以上とし、成長中の基板温度を550℃以上として、有機金属気相成長法(MOCVD)により結晶成長させる。



【特許請求の範囲】

【請求項1】 所定の半導体基板上にNとAsを同時に含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する半導体の製造方法において、前記III-V族混晶半導体層を、Nの原料として有機系窒素化合物を用い、Asの原料にAsH₃を用い、反応炉中のAsH₃分圧を2Pa以上とし、成長中の基板温度を550℃以上として、有機金属気相成長法(MOCVD)により結晶成長させることを特徴とする半導体の製造方法。

【請求項2】 所定の半導体基板上にNとAsを同時に含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する半導体の製造方法において、前記III-V族混晶半導体層を、Nの原料として有機系窒素化合物を用い、Asの原料にAsH₃を用い、反応炉中のAsH₃分圧を10Pa以上とし、成長中の基板温度を600℃以上として、有機金属気相成長法(MOCVD)により結晶成長させることを特徴とする半導体の製造方法。

【請求項3】 請求項1または請求項2に記載の半導体の製造方法において、前記有機系窒素化合物であるNの原料は、DMHy((CH₃)₂NNH₂:ジメチルヒドラジン)、または、TBA((CH₃)₃CNH₂:ターシャリブチルアミン)であることを特徴とする半導体の製造方法。

【請求項4】 請求項1乃至請求項3のいずれか一項に記載の半導体の製造方法において、前記半導体基板はGaAs基板であり、該GaAs基板上に形成されるIII-V族混晶半導体層はInGaNA s層であることを特徴とする半導体の製造方法。

【請求項5】 所定の半導体基板上にNを含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する半導体の製造方法において、導電型及びキャリア濃度を制御するための不純物として、n型にはSeを用い、p型にはZn, Mg等のII族元素を用いることを特徴とする半導体の製造方法。

【請求項6】 請求項1乃至請求項5のいずれか一項に記載の半導体の製造方法により形成されるIII-V族混晶半導体を、少なくとも発光層に用いる半導体素子であって、該半導体素子は、半導体レーザまたは発光ダイオードであることを特徴とする半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザまたは発光ダイオード等の光デバイスに用いられる半導体の製造方法および半導体素子に関する。

【0002】

【従来の技術】近年、V族元素としてNを含んだN系混晶半導体材料が新規半導体材料として着目されている。例えば、特開平06-334168号には、Si基板上

にIII-V族混晶半導体を形成するのに、格子整合系材料であるN系混晶半導体をエピタキシャル成長させる例が示されている。この技術によれば、III-V族混晶半導体として、格子整合系材料であるN系混晶半導体を用いることにより、Si基板上にIII-V族混晶半導体素子をミスフィット転位を発生させることなくエピタキシャル成長することが可能となり、Si電子素子とのモノリシック化の可能性が提案されている。

【0003】また、特開平06-037355号には、基板がGaAs, InP, GaPである場合に、これらと格子整合可能なInGaNA s, AlGaNA s, GaNA s等のN系混晶半導体が生ずる。すなわち、従来、GaAs基板に格子整合するIII-V族半導体の中で、GaAsよりバンドギャップエネルギーが小さい材料は存在しなかったが、例えばInGaNA sはGaAs基板に格子整合可能であり、しかも、GaAsよりバンドギャップエネルギーが小さいので、従来GaAs基板上には形成できなかったGaAsの発光波長よりも長波長(1.5μm帯など)の発光波長をもつ発光素子が形成可能であることがわかってきた。

【0004】このようなN系V族混晶半導体では、As等のV族原子は、低温でも基板表面から脱離しやすいので低温成長が望ましいが、Nの原料としてよく用いられるNH₃等は高温でないと分解しないため、例えばNとAsを同時に含むようなN系V族混晶半導体の原料としては好ましくない。このため、上述した従来の技術では、N原料としてNH₃をそのまま用いるかわりに窒素ガスまたはNH₃等の窒素化合物ガスから高周波プラズマにより活性な窒素元素を生成して用いて、高真空であるMBE法や0.1Torr程度の減圧MOCVD法によりN系V族混晶半導体を形成している。また、Nの原料に有機系窒素化合物であるDMHy((CH₃)₂NNH₂:ジメチルヒドラジン)を用いて、60Torrの一般的な減圧MOCVD法によりGaNA s混結晶を得た報告(著者「N.ohkouchi」等による文献「MOVPE Growth of GaAs_{1-x}N_x Alloys」, 12th Symposium on Alloy Semiconductor Physics and Electronics p337~340)もある。

【0005】

【発明が解決しようとする課題】しかしながら、Nは成長中に基板表面から離脱しやすいので、大きいN組成のN系V族混晶半導体を得にくい。このため従来では、添加しにくいNの濃度を高くすることに主眼をおいた成長方法により必要なN組成の膜を形成している。活性化した窒素ガスをN原料に用いた例では、活性窒素を不活性化させないために成長圧力を低くする必要がある。具体的に、N系V族混晶半導体が例えばGaNA sの場合、他のV族元素であるAsの分圧を極めて低い条件で、Asを成長しなければならず、このため、As(V族)の空孔濃度が上昇してしまい、高品質なN系V族混晶半導体

を得ることができなかった。例えば、著者「M. Sato」による文献「“Plasma-assisted MOCVD growth of GaAs alloys”, 13th Symposium on Alloy Semiconductor Physics and Electronics P101~102」では、1%のN組成を得るために、反応室内：25 Pa、N₂流量：50 sccm、AsH₃流量：10 sccmの条件にしている。すなわち、高周波プラズマ中でN₂を活性化すると、反応室内は約300 Paになるが、これを調整して25 Paとして成長している。しかしながら、この条件では、AsH₃分圧はおよそ0.9 Paという低い分圧となってしまう。さらに、この他に、III族原料であるTEG(トリエチルガリウム)やキャリアガスとしてのH₂も供給する必要があるため、実際のAsH₃分圧は更に低い条件になっている。また、N組成を更に大きくするためには更に減圧にし、N原料を増やし、AsH₃流量を減らす必要があり、AsH₃分圧はさらに低くなってしまう。このため、従来の方法ではAs(V族)の空孔濃度が上昇し、N濃度を高くするとメタルリッチ(III族リッチ)になってしまい、高品質なN系V族混晶半導体を得ることができなかった。

【0006】また、Nの原料に有機系窒素化合物であるDMHy((CH₃)₂NNH₂(ジメチルヒドラジン)を用いた60 Torrの一般的な減圧MOCVD法による報告でも、Nの組成はおよそ0.5%以下と低い値しか得られていない。すなわち、この方法においても、DMHy流量を多くし、AsH₃流量の小さい条件でGaNA s層を形成しており、AsH₃分圧が低い条件で成長を行っているために、N組成を大きくしようとするとAs抜けによりメタルリッチになってしまい、N原料流量を増やしても大きいN組成の混晶が得られないという問題があった。

【0007】本発明は、V族の空孔濃度を高くすることなく、大きなN組成のIII-V族混晶半導体の高品質に形成することの可能な半導体の製造方法および半導体素子を提供することを目的としている。

【0008】

【課題を解決するための手段】上記目的を達成するために、請求項1記載の発明では、所定の半導体基板上にNとAsを同時に含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する半導体の製造方法において、III-V族混晶半導体層を、Nの原料として有機系窒素化合物を用い、Asの原料にAsH₃を用い、反応炉中のAsH₃分圧を2 Pa以上とし、成長中の基板温度を550℃以上として、有機金属気相成長法(MOCVD)により結晶成長させるので、Nの原料は低温で充分分解し、しかもAs抜けが抑えられる。この結果、従来の有機系窒素化合物を用いた有機金属気相成長法による限界であったV族元素中に占めるNの割合(組成)が0.5%以上であるN系V族混晶半導体を、高品質に得ることができる。

【0009】また、請求項2記載の発明では、反応炉中のAsH₃分圧を10 Pa以上とするので、更にAs抜けが抑えられる。この結果、更にN組成の高いN系V族混晶半導体を得ることが可能となり、応用の範囲が広がる。また、600℃以上の比較的高い成長温度でもN組成4%以上の混晶が形成可能となる。また、成長中の基板温度が600℃以上であるので、酸素等不純物の混入等が抑えられ、非発光再結合センターを低減でき、PL強度の強い高品質の結晶を得ることができる。これにより例えば1.3 μmより長波長の発光素子などへの応用が可能となる。もちろん、N組成が0.5%以下であるN系V族混晶半導体においても同様な作用効果が得られる。

【0010】また、請求項3記載の発明では、上記有機系窒素化合物であるNの原料に、DMHy((CH₃)₂NNH₂(ジメチルヒドラジン)、または、TBA((CH₃)₃CNH₂(ターシャリブチルアミン)を用いているので、Nのこの原料は、低温で充分分解する。更に、Nのこの原料は、蒸気圧の高い原料であるので、パブリングするためのキャリアガスの流量を少なくできる。このため、シリンダーの温度変動による供給量の変動が少なくなり、高品質のN系V族混晶半導体を均一性良く得ることができる。

【0011】また、請求項4記載の発明では、半導体基板はGaAs基板であり、該GaAs基板上に形成されるIII-V族混晶半導体層はInGaAs層である。これにより、GaAs基板上にGaAsよりバンドギャップエネルギーの小さい半導体層を有した格子整合系II-V族混晶エピタキシャルウエハを高品質に得ることができ、波長980 nm程度の固体レーザ励起用半導体レーザや、1.3 μmよりも長波長の半導体レーザ等の形成が可能となる。

【0012】また、請求項5に記載の発明では、所定の半導体基板上にNを含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する半導体の製造方法において、導電型及びキャリア濃度を制御するための不純物として、n型にはSeを用い、p型にはZn、Mg等のII族元素を用いる。このように、n型にはSe、p型にはZn等のII族元素を用いることで導電型及びキャリア濃度を制御することができる。すなわち、IV族元素であるSi、C等は両性不純物であり、II族サイト及びV族サイトに入り補償してしまう場合があるが、Se、ZnはそれぞれVI族、II族元素であり、両性不純物ではないのでそのようなことはない。

【0013】また、請求項6記載の発明では、少なくとも発光層に、請求項1乃至請求項5のいずれか一項に記載のIII-V族混晶半導体を用いているので、高品質の発光層が得られ、高性能の半導体レーザまたは発光ダイオードを得ることができる。

50 【0014】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。図1は本発明に係る半導体を製造するためのMOCVD装置の構成例を示す図である。なお、図1のMOCVD装置は、一般的な構成の横型炉の装置であり、図1には、反応室部分が示されている。もちろん、MOCVD装置は縦型炉であっても良い。

【0015】図1を参照すると、この装置は、内部が反応炉として機能する水冷式の石英反応管12と、石英反応管12内に原料ガス、キャリアガスを供給するガス供給口11と、本発明の半導体が成長される基板25を保持するカーボンサセプター14と、カーボンサセプター14(基板25)を加熱する高周波加熱用コイル13と、カーボンサセプター14(基板25)の温度を測定するための熱電対15と、石英反応管12内(反応炉内)を排気するための排気装置16とを有している。

【0016】本発明の半導体は、このようなMOCVD装置を用いて、MOCVD法(有機金属気相成長法)によって製造できる。

【0017】すなわち、本発明の第1の実施形態では、所定の半導体基板上にNとAsを同時に含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する場合、III-V族混晶半導体層を、Nの原料として有機系窒素化合物を用い、Asの原料にAsH₃を用い、反応炉中のAsH₃分圧を2Pa以上とし、成長中の基板温度を550℃以上として、有機金属気相成長法(MOCVD)により結晶成長させる。

【0018】また、本発明の第2の実施形態では、所定の半導体基板上にNとAsを同時に含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する場合、III-V族混晶半導体層を、Nの原料として有機系窒素化合物を用い、Asの原料にAsH₃を用い、反応炉中のAsH₃分圧を10Pa以上とし、成長中の基板温度を600℃以上として、有機金属気相成長法(MOCVD)により結晶成長させる。

【0019】上記第1、第2の実施形態において、MOCVD法による窒素系III-V族半導体の窒素の原料としてはNH₃が良く用いられている。しかしNH₃は分解効率が低い。高温ではNも他のV族元素(As等)も表面から離脱しやすいため、InGaNAs層のような窒素系V族混晶半導体成長は低温で行なうことが望ましく、この観点からNH₃は向かない。Nの原料としては低温で分解しやすい有機系窒素化合物原料が望ましい。このため、本発明では、DMHy((CH₃)₂NNH₂:ジメチルヒドラジン)、または、TBA((CH₃)₃CNH₂:ターシャリブチルアミン)等の有機系窒素化合物原料を用いる。ここで、DMHyやTBAは蒸気圧が高く、パブリックするためのキャリアガス(H₂)の流量を少なくできる。このためシリンダーの温度変動による供給量の変動が少なくなり、高品質のN系V族混晶半導体を均一性良く得ることができるという利点があるので望ましい。

【0020】また、本発明では、例えば、半導体基板をGaAs基板とし、GaAs基板上に、III-V族混晶半導体層として、InGaNAs層を高品質に形成することができる。すなわち、GaAsにInを添加すると格子定数は大きくなり、バンドギャップエネルギーは小さくなる効果がある。これに対して、Nを添加すると格子定数は小さくなり、バンドギャップエネルギーは同様に小さくなる効果がある。つまり、In_xGa_{1-x}AsにNを添加すると、バンドギャップエネルギーはIn_xGa_{1-x}Asより小さくなり、更に格子定数がGaAsと一致する条件が存在する。このように、InGaNAs層は、GaAs基板に格子整合可能であるので、GaAsのバンドギャップエネルギーに対応する約870nm(室温)の発光波長より長波長の発光素子を、GaAsよりも格子定数が大きいInGaAsを発光層に用いた従来の場合に比べて、容易に高品質に形成できる。しかも、1.3μm帯、1.5μm帯などの、従来に比べて、より長波長の素子の形成も可能となる。

【0021】また、本発明では、所定の半導体基板上にNを含んだ複数のV族元素からなる少なくとも一層のIII-V族混晶半導体層を形成する場合、導電型及びキャリア濃度を制御するための不純物として、n型にはSeを用い、p型にはZn、Mg等のII族元素を用いる。

【0022】また、上記のような製造方法により形成されるIII-V族混晶半導体を、少なくとも発光層に用いることにより、上述したように、高品質、高性能の半導体レーザまたは発光ダイオードが得られる。

【0023】

【実施例】以下、本発明の実施例について説明する。

【0024】実施例1

実施例1では、図1のMOCVD装置を用いて、前述したようなInGaNAsをGaAs基板上に成長させた。すなわち、III族原料としてTMG(トリメチルガリウム)またはTEG(トリエチルガリウム)、TMI(トリメチルインジウム)またはTEI(トリエチルインジウム)を用い、また、Asの原料としてAsH₃(アルシン)を用い、また、Nの原料として有機系窒素化合物であるDMHy(ジメチルヒドラジン)またはMMHy(モノメチルヒドラジン)またはTBA(ターシャリブチルアミン)等を用い、これらの原料ガスを、キャリアガスであるH₂と同時にガス供給口11から水冷式の石英反応管12の中に供給した。なお、この際、排気装置16により反応室内を1.3×10⁻⁴Paに排気した。また、高周波加熱用コイル13によりカーボンサセプター14を加熱することにより被成長基板15であるGaAs基板を加熱した。これにより、原料ガスを熱分解し、熱分解した原料ガスの所定の元素を、GaAs基板上に基板表面反応により結晶成長させた。なお、この実施例1では、TMG:4.0×10⁻⁴mol/min~4.0×10⁻⁵mol/min、TMI:4.4×10⁻⁷mol/min~4.4×10⁻⁸mol/min、

0.4 mol/min , $\text{AsH}_3: 6.0 \times 10^{-3} \text{ mol/min}$ (0.4 sccm) $\sim 2.2 \times 10^{-3} \text{ mol/min}$ (46.4 sccm), $\text{DMHy}: 5.0 \times 10^{-3} \text{ mol/min} \sim 3.0 \times 10^{-3} \text{ mol/min}$ とし、キャリアガスである H_2 を加えて、原料ガスとキャリアガスとを合わせて、合計 $6 (1/\text{min})$ 供給している。また、 AsH_3 分圧を $0.9 \sim 102 \text{ Pa}$ とし、成長温度を $450 \sim 700^\circ\text{C}$ とした。

【0025】実際、 $\text{TMG}: 2.0 \times 10^{-6} \text{ mol/min}$, $\text{TMI}: 2.2 \times 10^{-6} \text{ mol/min}$, $\text{AsH}_3: 3.3 \times 10^{-3} \text{ mol/min}$ (7 sccm), $\text{DMHy}: 6.4 \times 10^{-3} \text{ mol/min}$ の時、 AsH_3 分圧は 15.4 Pa であった。この場合、 AsH_3 分圧は従来よりも高いが、更に DMHy 供給量を AsH_3 供給量よりも約 1 桁多くしている。成長温度は 630°C とした。成長速度は $1.7 \mu\text{m/h}$ であった。図 2 には、このような条件で作製した InGaNA s 層の SIMS 分析結果が示されている。N 濃度は約 $6.5 \times 10^{20} \text{ atoms/cm}^3$ と求められた。これは N 組成約 3% に対応する。この値を基にして $\text{Cu-K}\alpha$ 線を用いた X 線回折法により求めた InGaNA s 層の格子定数から、In 組成は約 6% と求められた。この結果から、 $\text{In}_{0.06}\text{Ga}_{0.94}\text{N}_{0.03}\text{As}_{0.97}$ 層が形成されていることがわかった。この InGaNA s 層は、 GaAs 基板よりも格子定数が小さかった。また、 Ar レーザ (488 nm) を励起光源、 Ge -フォトダイオードを受光器として室温で PL (フォトルミネッセンス) 測定を行った結果、中心波長は約 $1.2 \mu\text{m}$ であった。

【0026】また、図 3 には、 AsH_3 分圧が 4.8 Pa 以上の範囲で条件を変えて (N 組成を変えて)、 InGaNA s 層 (In 組成: 6%) を作成したときの、 InGaNA s 層の室温 PL 特性が示されている。図 3 から、N 組成が増えるに従い、中心波長が長波長側にシフトすることがわかる。 GaAs 基板に格子整合する N 組成 2.1% の膜厚では、中心波長は約 $1.15 \mu\text{m}$ であった。

【0027】また、本願の発明者による実験では、ガス供給量が同一の条件では、成長温度が低くなるほど N 組成は大きくなった。また、N 原料供給量と成長温度が同一の場合は、 AsH_3 分圧が少ないほど N 組成は大きくなった。また、一定 AsH_3 分圧下で同じ N 組成を得るためには、高温成長ほど N の原料である DMHy の供給量を増やす必要がある。

【0028】また、 600°C 以上という比較的高温成長でも AsH_3 分圧を高くするほどメタルリッチ (III 族リッチ) にならない N 組成 (y) の大きな InGaNA s_{1-y} 層が得られることがわかった。図 4 に成膜可能な混晶 ($\text{In}_{0.13}\text{Ga}_{0.87}\text{N}_y\text{As}_{1-y}$) の N 組成の条件依存性を示す。例えば 600°C 成長で AsH_3 分圧が 2 Pa の時、N 組成は最大で 1% 程度であったが、 10 Pa では 4.6% の InGaNA s 層が得られた。また、 2 Pa 以下という低い AsH_3 分圧でも例えば $450 \sim 550$

$^\circ\text{C}$ 程度の低温成長を行なうことで As 抜けが抑えられ、しかも N の脱離も抑えられるため、N 組成を大きくすることは可能であった。しかし、このような低い成長温度では、PL 強度は非常に弱かった。成長温度は、 550°C 以上とすることが効果的であった。従って、成長時の基板温度は 550°C 以上であることが望ましい。更に PL 強度は 600°C 以上ではほぼ一定となった。また、同一成長温度、同一組成で、 AsH_3 分圧を変えた実験で得られた膜の PL 特性によると、 AsH_3 分圧が高い方が PL 強度は高く高品質になる傾向があった。 $\text{In}_{0.06}\text{Ga}_{0.94}\text{N}_{0.02}\text{As}_{0.98}$ 層の成長温度、 AsH_3 分圧に対する PL 強度の関係を図 5 に示す。低温成長は N 組成を大きくするには効果があるが、PL 強度が低くなることから、あまり低温にはしない方がよいことがわかった。

【0029】これらのように、本願の発明者による実験結果によると、 AsH_3 分圧が 2 Pa よりも低いと、良好な PL 特性を示す N 組成 2% 以上の InGaNA s_{1-y} 層が得られなかった。 AsH_3 分圧が低いと、 As 抜けが促進されメタルリッチになり易く、 550°C 以下の低温でないと形成できないことが考えられる。つまり、N 原料流量を多くし、 AsH_3 流量を減らして低温成長すると、高い N 組成の InGaNA s_{1-y} 層が得られる傾向があるが、 AsH_3 分圧を減らしすぎると良好な結晶は得られないことがわかった。 AsH_3 分圧を 2 Pa 以上、成長温度を 550°C 以上とすることで、PL 強度が強く結晶性の良好な N 組成 2% 以上の混晶が得られた。N 組成 2% では、In 組成 6% 程度の InGaAs を GaAs 基板に格子整合でき、この N 組成 2% は、波長 980 nm 程度の固体レーザ励起用半導体レーザを形成するには十分な N 組成である。また、 AsH_3 分圧が 10 Pa 以上であると、 600°C 以上という比較的高温成長でも N 組成が 4% 以上の混晶が形成可能であり、PL 強度の大きい高品質の InGaNA s_{1-y} 層が得られることがわかった。N 組成 4.6% では、In 組成 13% 程度の InGaAs を GaAs 基板に格子整合でき、主に通信用に使われる $1.3 \mu\text{m}$ よりも長波長の半導体レーザの形成が可能となった。

【0030】また、 $\text{Cu-K}\alpha$ 線 (波長: $\text{K}\alpha 1 = 0.15405 \text{ nm}$, $\text{K}\alpha 2 = 0.15444 \text{ nm}$) を用いた X 線回折法 ($\theta - 2\theta$ 測定) によって、N 組成 4.6% が得られた $\text{In}_{0.06}\text{Ga}_{0.94}\text{NAs}$ 層を分析した結果を図 6 に示す。ここで、 InGaNA s 層の膜厚は $0.5 \mu\text{m}$ であった。図 6 から、 $\text{In}_{0.06}\text{Ga}_{0.94}\text{NAs}$ 層は、 GaAs よりも格子定数が小さくなっていることがわかる。また、ノマルスキー観察によると、表面には格子緩和によるクロスハッチパターンは見られず、 GaAs 基板上の GaAs 層と同様に鏡面であった。

【0031】このように N の原料として低温で分解しやすい有機系窒素化合物原料を用い、また、高い AsH_3

分圧(少なくとも2 Pa以上)で成長を行なうことで、従来の有機系窒素化合物原料を用いた有機金属気相成長法による限界であったV族元素中に占めるNの割合(組成)が0.5%以上のN系V族混晶半導体を容易に形成できた。また、成長温度を高くして(少なくとも550℃以上に)成長しているので、PL発光効率の高い高品質のN系V族混晶半導体を形成できた。さらに、AsH₃分圧を10 Pa以上、かつ、成長温度を600℃以上とすると、N組成4%以上のInGaNA_sを高品質に形成できた。

【0032】なお、InGaNA_s層はGaAs基板に完全に格子整合していなくとも良く、歪を持っていても臨界膜厚以内の厚さであれば良い。また、この実施例においてはN系V族混晶半導体としてInGaNA_sの場合について説明したが、製造方法に関してはGaNA_s、AlNA_s、InAlNA_s、AlGaNA_s、InAlGaNA_s、InGaNA_sP等の他の混晶についても適用できる。

【0033】実施例2

実施例2では、InGaNA_s層を発光層とした発光素子を作製した。図7は実施例2の発光素子の断面図である。図7を参照すると、この発光素子は、n型GaAs基板41上に、n型Al_{0.4}Ga_{0.6}Asクラッド層42、InGaNA_s活性層43、p型Al_{0.4}Ga_{0.6}Asクラッド層44、p型GaAsコンタクト層45をMOCVD法により順次形成し、p型GaAsコンタクト層45上にはp側電極46を形成し、また、n型GaAs基板41の裏面にはn側電極47を形成している。なお、このデバイス構造は、ブロードストライプ型である。

【0034】ここで、InGaNA_s活性層の成長条件は実施例1に示した条件を用い、GaAsに格子整合する組成に制御している。なお、InGaNA_s層はGaAs基板に完全に格子整合していなくとも良く、歪を持っていても臨界膜厚以内の厚さであれば良い。また、AsH₃分圧は25 Paであり、従来に比べて高くした。これにより、従来に比べてV族空孔濃度の少ない発光効率の高いInGaNA_s活性層が得られた。

【0035】また、InGaNA_s層はGaAsよりもバンドギャップエネルギーは小さく、活性層へのキャリアの閉じ込めは良好である。これにより、長波長帯で一般的な材料系であるInGaAsP系素子に比べて温度特性が良好でしかも高出力の発光素子が形成できた。なお、この実施例ではクラッド層として、Al_{0.4}Ga_{0.6}Asを用いたが、他の組成のAlGaAsでも良い。また、この実施例では、層構造が簡単なDH(ダブルヘテロ)構造であるとして説明したが、量子井戸構造の素子など他の構造にも応用できる。また、デバイス構造をブロードストライプ型以外のさまざまな構造にすることもできる。また、活性層はInGaNA_sであるとして説

明したが、AlやPを含んだ混晶であっても、NとAsとを同時に含んだ混晶であれば、任意の材料を用いることができる。

【0036】また、この実施例によれば、長波長帯で一般的な材料系であるInGaAsP系素子に比べて温度特性が良好で、しかも高出力の発光素子が形成できる。このためAPC(オートパワーカーントロール)回路や電子冷却器を用いない低コストの通信用レーザ、測距用アイセーフレーザ、空間伝送用アイセーフレーザなどへの応用が可能である。

【0037】実施例3

実施例2では、InGaNA_s層を発光層としたダブルヘテロ構造の発光素子の例を示したが、InGaNA_s層を発光層としたホモ接合あるいはシングルヘテロ接合の発光素子を構成することも可能である。図8は実施例3の発光素子の断面図である。図8を参照すると、この発光素子は、ホモ接合の発光素子であり、n型GaAs基板71上に、n型InGaNA_s層72、p型InGaNA_s層73、p型GaAsコンタクト層74をMOCVD法により順次形成し、p型GaAsコンタクト層74上にはp側電極75を形成し、n型GaAs基板71の裏面にはn側電極76を形成している。

【0038】ここで、InGaNA_s層の成長条件は基本的に実施例1に示した条件を用い、GaAsに格子整合する組成に制御している。また、AsH₃分圧は50 Paであり従来に比べて高くした。これにより、従来に比べてV族空孔濃度の少ない発光効率の高いInGaNA_s活性層が得られた。

【0039】また、導電型とキャリア濃度の制御にはn型にはSe、p型にはZnを用いることが可能であった。すなわち、図8において、n型InGaNA_s層72のn型不純物には、Se等を用い、p型InGaNA_s層73のp型不純物には、Zn等を用いることができた。ここで、Seの原料としてはH₂Se(セレン化水素)を用いることができ、Znの原料としてはDMZn(ジメチルジンク)またはDEZn(ジエチルジンク)を用いることができた。この場合、ドーピング効率は高かった。

【0040】すなわち、実施例1、実施例2に示したダブルヘテロ構造の発光素子では、これが、ダブルヘテロ構造のレーザである場合、InGaNA_s活性層は、通常、アンドープのものとなっており、不純物の制御は必要でないが(但し、ダブルヘテロ構造でも、LED(発光ダイオード)の場合は、活性層に不純物をドーピングする場合が多く、この場合には、不純物制御が必要)、実施例3に示すホモ接合構造の発光素子(LED)では、必ず、n型、p型不純物の制御(導電型とキャリア濃度の制御)が必要となり、この実施例3では、n型不純物として、Se等を用い、また、p型不純物としてZn等を用いることができた。

【0041】また、InGaNA_s層はGaAsよりもバンドギャップエネルギーは小さく、InGaNA_s層で発光した光はGaAsコンタクト層にとって透明である。このため、実施例2、実施例3の発光素子は、面発光型の発光素子において特に有利である。もちろん、不純物としてはSe、Znの他にSn、C、Si、Mg等を用いることもできる。しかしながら、IV族元素であるSi、C等は両性不純物でありIII族サイトおよびV族サイトに入り補償してしまう場合があるが、Se、ZnはそれぞれVI族、II族元素であり両性不純物ではなく、上記のような事態は生じないので、不純物としては、Se、Znを用いる方が望ましい。また、Zn等の不純物の拡散によりpn接合を形成しても良い。また、活性層はInGaNA_sであるとしたが、AlやPを含んだ混晶であつても同時にNとAsを含んだ混晶であれば良い。

【0042】

【発明の効果】以上に説明したように、請求項1乃至請求項6記載の発明によれば、V族の空孔濃度を高くすることなく高品質で大きなN組成のIII-V族混晶エピタキシャルウエハを作製でき、さらにこれら高品質なN系V族混晶半導体を用いれば高性能な新規構造の発光デバイス、受光デバイスを作製できる。このため例えば、従来長波長帯で一般的な材料系であるInGaAsP系素子に比べて温度特性は良好でしかも高出力の発光素子が形成できる。このためAPC(オートパワーコントロール)回路や電子冷却器を用いない低コストの通信用レーザや、測距用アイセーフレーザ、空間伝送用アイセーフレーザなどへの応用が可能となる。また、Si基板上に形成すれば、Si電子素子とSi基板格子整合系化合物半導体素子とのモノリシック化などが可能となる。

【図面の簡単な説明】

【図1】本発明に係る半導体を製造するためのMOCVD装置の構成例を示す図である。

【図2】InGaNA_s層のSIMS分析結果を示す図 *

*である。

【図3】InGaNA_s層の室温PL特性を示す図である。

【図4】成膜可能な混晶(In_{0.13}Ga_{0.87}N_yAs_{1-y})のN組成の条件依存性を示す図である。

【図5】In_{0.08}Ga_{0.94}N_{0.02}As_{0.98}層の成長温度、AsH₃分圧に対するPL強度の関係を示す図である。

【図6】Cu-K α 線(波長:K α 1=0.15405 nm, K α 2=0.15444 nm)を用いたX線回折法($\theta-2\theta$ 測定)により、N組成4.6%が得られたIn_{0.08}Ga_{0.92}NA_s層を分析した結果を示す図である。

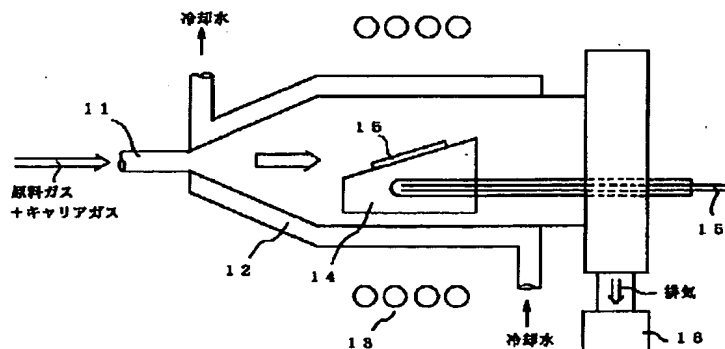
【図7】実施例2の発光素子の断面図である。

【図8】実施例3の発光素子の断面図である。

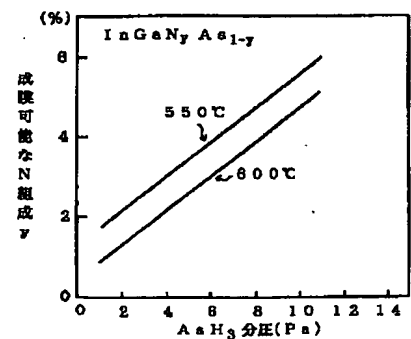
【符号の説明】

11	ガス供給口
12	石英反応管
13	高周波加熱用コイル
14	カーボンサセプター
15	熱電対
16	排気装置
41	n型GaAs基板
42	n型Al _{0.4} Ga _{0.6} Asクラッド層
43	InGaNA _s 活性層
44	p型Al _{0.4} Ga _{0.6} Asクラッド層
45	p型GaAsコンタクト層
46	p側電極
47	n側電極
71	n型GaAs基板
72	n型InGaNA _s 層
73	p型InGaNA _s 層
74	p型GaAsコンタクト層
75	p側電極
76	n側電極

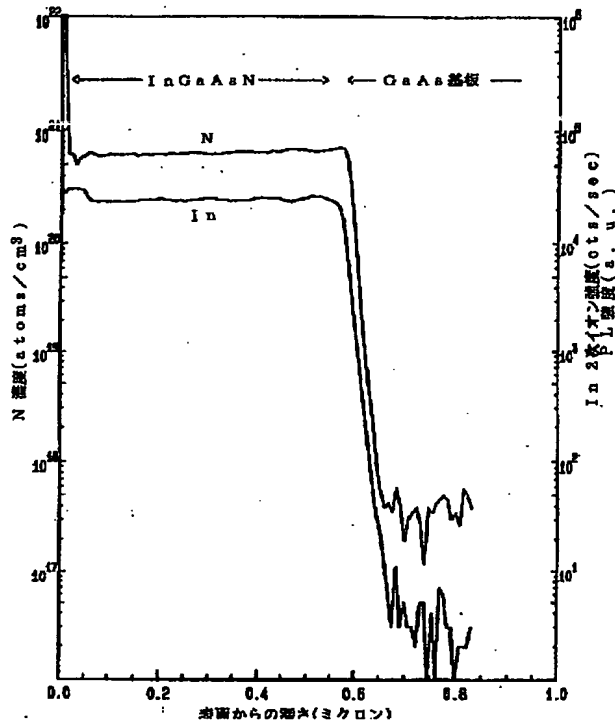
【図1】



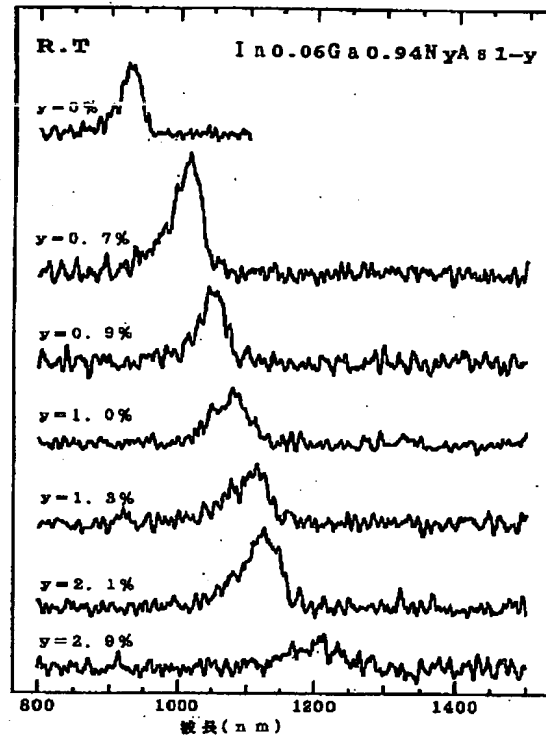
【図4】



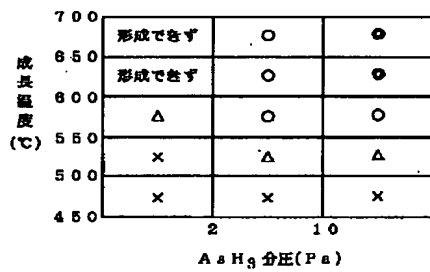
【図2】



【図3】

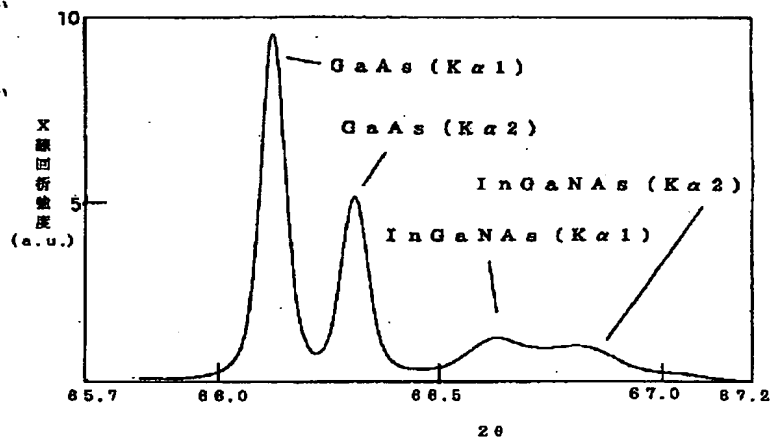


【図5】

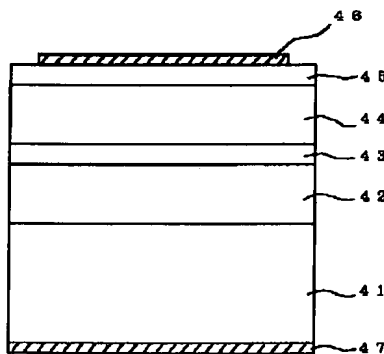


● 非常に強い
○ 強い
△ 弱い
× 非常に弱い

【図6】



【図7】



【図 8】

